

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-173488

(43)Date of publication of application : 12.10.1983

(51)Int.Cl.

G04G 3/00

H03B 5/32

(21)Application number : 57-056951

(71)Applicant : SEIKO INSTR & ELECTRONICS LTD

(22)Date of filing : 06.04.1982

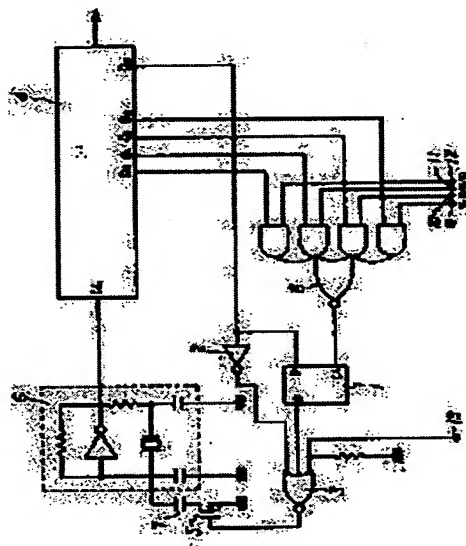
(72)Inventor : SASAKI OSAMU

## (54) INTEGRATED CIRCUIT FOR ELECTRONIC CLOCK

### (57)Abstract:

PURPOSE: To easily execute a test and adjustment, by suspending a temperature compensation by a signal from the outside.

CONSTITUTION: A D-FF1, an inverter 2 and an NOR gate 3 turn on an FET5 only once at every rise of an output of the n-th stage of a frequency divider 4. The FET5 switches a capacitor 7 of an oscillating circuit 6. An AND-NOR gate 8 selects outputs from the h-th stage to the k-th stage of the frequency divider 4 in accordance with temperature signals 9W12, gives a clock to the FF1, and by contents of the signals 9W12, time length of on of the FET5 of each unit time is decided. In this state, when executing a test and adjustment, a test terminal 13 is set to a high level, on of the FET5 is inhibited, and at its temperature, a stable pace measurement is executed.



⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—173488

⑤ Int. Cl.<sup>3</sup>

G 04 G 3/00

H 03 B 5/32

識別記号

庁内整理番号

7408—2F

7928—5J

⑬ 公開 昭和58年(1983)10月12日

発明の数 1

審査請求 未請求

(全 3 頁)

⑭ 電子時計用集積回路

⑯ 特 願 昭57—56951

⑰ 出 願 昭57(1982)4月6日

⑱ 発 明 者 佐々木修

東京都江東区亀戸6丁目31番1

号株式会社第二精工舎内

⑲ 出 願 入 株式会社第二精工舎

東京都江東区亀戸6丁目31番1

号

⑳ 代 理 人 弁理士 最上務

明 細 書

1 発明の名称 電子時計用集積回路

2 特許請求の範囲

デジタル的に歩度を制御する温度補償つき電子時計に於て、外部からの信号によつて前記温度補償を中止し得るように構成されたことを特徴とする電子時計用集積回路。

3 発明の詳細な説明

本発明はデジタル温度補償つき電子時計の集積回路に関するものである。

従来、電子時計の高精度化は、温度特性の優れた水晶振動子、例えばATカット水晶振動子などを使用したり、水晶共振回路に温度補償コンデンサを使用するなど、アナログ的な補償によつてなされて来た。しかし、このような方式は、いずれもコストが高くなるので、集積回路の製造技術の向上に伴い、集積回路で歩度の補償をする方式の

方がコスト的にも、また消費電力等の面でも有利になりつつある。集積回路で歩度を制御すると、必然的にデジタル補償となり、歩度の温度特性は滑らかな曲線にはならない。従つて、現実の使用状態では高い精度が得られるが、特定の温度で歩度を連続的に観察すると、歩度にゆらぎが見出されることになる。一方電子時計は、その製造過程で、集積回路の動作テストや、歩度の調整が行なわれるが、デジタル温度補償つき電子時計では、温度によつて発振周波数や分周回路動作が不連続的に変化する可能性がある。作業環境温度を一定に保たなければならなくなり、生産性が著しく阻害される面があつた。

本発明は上記の点に鑑み、外部からの信号によつて温度補償を中止できるように構成された集積回路によつて、テストや調整を容易にしようとするものである。

次に、第1図に示す一実施例に基づき、本発明を詳細に説明する。第2図は第1図の回路の動作タイミング図である。第1図に於て、Dフリップ

フリップ1とインバータ2とNORゲート3は、分周器4の出力Q<sub>N</sub>の立上りに毎に1回だけNチャネルトランジスタ5をオンさせる。このNチャネルトランジスタ5は発振回路6につけ加えられたコンデンサ7をスイッチングする。AND-NORゲート8は温度信号9~12に従って分周器4の出力Q<sub>N</sub>, Q<sub>1</sub>, Q<sub>2</sub>, Q<sub>3</sub>を選んでDフリップフロップ1のクロック信号とするので、温度信号9~12の内容によつて、単位時間当りのNチャネルトランジスタ5のオンしている時間の長さが決まる。この様にして得られる歩度の温度特性は第3図の実線で示すような曲線となる。しかしながら、この曲線は長時間の平均値としての歩度であつて、短時間の歩度を測定しようとするとき、Nチャネルトランジスタ5のオン・オフの周期で測定値がゆらいでしまう。そこで、テスト又は調整時にはテスト端子13をH Iにすることにより、Nチャネルトランジスタ5がオンすることを禁止すれば、第3図の破線で示したような、その温度に於て安定した歩度を測定することができる。

以上のように本発明によれば、デジタル温度補償つき電子時計に於て、テストや調整が短時間で容易に実行できる効果がある。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例の回路図、

第2図は第1図の回路の動作タイミング図、

第3図は第1図の回路の歩度—温度特性を示すグラフである。

1…Dフリップフロップ、

2…インバータ、 3…NORゲート、

4…分周器、 6…発振回路、

5…Nチャネルトランジスタ、

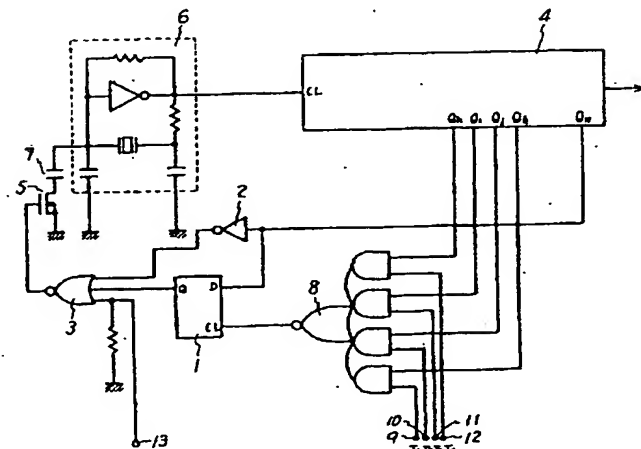
7…コンデンサ、 8…AND-NORゲート、

9~12…温度信号、 13…テスト端子、

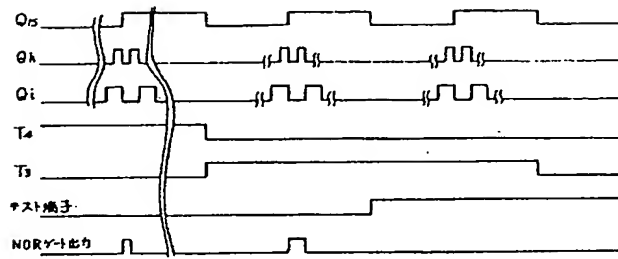
14…歩度の温度特性、

15…テスト端子をH Iにしたときの歩度の温度特性である。

第1図



第2図



第3図

